

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-287172

(43)Date of publication of application : 13.10.2000

(51)Int.Cl.

H04N 5/92

H04N 1/41

H04N 7/32

(21)Application number : 11-091722

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 31.03.1999

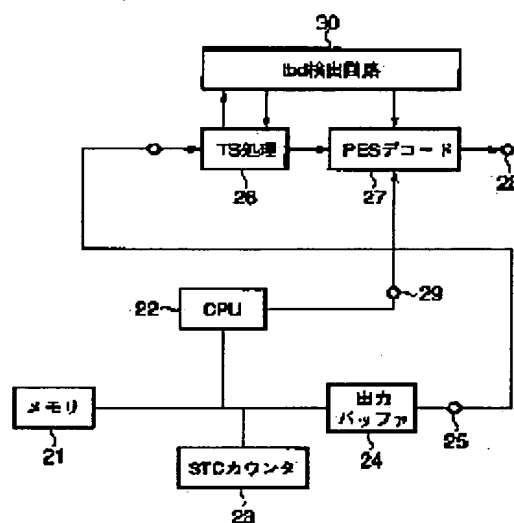
(72)Inventor : YAMADA MASAHIRO

(54) PICTURE DATA PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an excellent picture even when timewisely discontinuous parts which are joint-editing by detecting the timewisely discontinuous parts from a picture data stream and controlling the data of a second frame where the first frame being a reference picture succeeding the joint parts does not exist so as not to be decoded or displayed.

SOLUTION: Stream data of a compression picture obtained frame a tuner or a demodulating circuit or the like is recorded in a memory 21. CPU 22 reads stream data from the memory 21 and outputs it with an buffer 24 while referring to the value of a system time clock STC counter 23. A PCR value to be added to stream is decided by referring to the STC counter 23. Stream data to be outputted with the terminal 25 is supplied to a PES decoding circuit 27 with a TS processing circuit 26 and the compression picture is decoded and restored to original picture data.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-287172
(P2000-287172A)

(43) 公開日 平成12年10月13日(2000.10.13)

(51) Int. Cl. ⁷	識別記号	P I	チーフ・イニシアチブ(参考)
H 04 N 5/02	5/02	H 04 N 5/02	H 5C053
1/41	1/41	B 5C059	B 5C059
7/52	7/52	Z 5C078	Z 5C078
		9A001	9A001

審査請求 未請求 請求項の数 9 O L (全10頁)

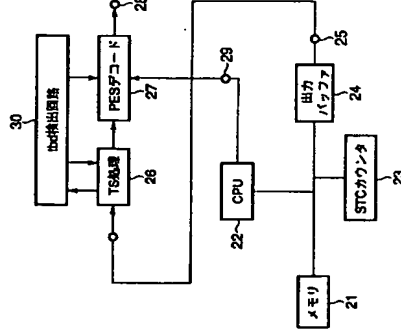
(21) 出願番号	特願平11-91722	(71) 出願人	000003078 株式会社東芝
(22) 出願日	平成11年3月31日(1999.3.31)	(72) 発明者	神奈川県川崎市幸区堀川町72番地 山田 雅弘
		(74) 代理人	100058479 神奈川県横浜市磯子区新杉田町8番地 株 式会社東芝メカトロニクス技術研究所内 弁理士 鈴木 武彦 (外6名)

(54) 【発明の名称】 画像データ処理装置

(57) 【要約】

【課題】 この発明は、圧縮された画像データストリームに対して、時間的に連続しない部分を接合する編集や、特許再生等を行なった場合にも、そのデコード処理を可能とすることを目的としている。

【解決手段】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームにデコード処理を施す画像データ処理装置において、画像データストリームから時間的に不連続な接合部分を抽出して、該接合部分の後に続く、参照画像となる第1のフレームが存在しない第2のフレームのデータをデコードまたは表示処理しないように制御している。



(2) 特開2000-287172

【特許請求の範囲】

【請求項1】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームにデコード処理を施す画像データ処理装置において、

前記画像データストリームから時間的に不連続な接合部分を抽出して、該接合部分の後に続く、参照画像となる第1のフレームが存在しない第2のフレームのデータをデコードまたは表示処理しないように制御する制御手段を具備してなることを特徴とする画像データ処理装置。

【請求項2】 前記制御手段は、前記参照画像となる第1のフレームが存在しない第2のフレームのデータが、前記画像データストリームにデコード処理を施すデコード手段に供給された状態で、該デコード手段にデコードまたは表示処理を行なわれないように指示を与えることを特徴とする請求項1記載の画像データ処理装置。

【請求項3】 前記制御手段は、前記参照画像となる第1のフレームが存在しない第2のフレームのデータを、前記画像データストリームにデコード処理を施すデコード手段に、入力させないようにしたことを特徴とする請求項1記載の画像データ処理装置。

【請求項4】 前記制御手段は、前記参照画像となる第1のフレームが存在しない第2のフレームのデータに代えて他のデータを、前記画像データストリームにデコード処理を施すデコード手段に入力させるようにしたことを特徴とする請求項1記載の画像データ処理装置。

【請求項5】 前記制御手段は、前記画像データストリーム中に付加されたフラグによって、前記画像データストリーム中の時間的に不連続な接合部分を検出すること

を特徴とする請求項1記載の画像データ処理装置。

【請求項6】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームを、フレーム単位で順次デコード手段に供給してデコード処理を行なう画像データ処理装置において、

前記画像データストリーム中に時間的に不連続な接合部分があることにより、前記第1のフレームのデータが全て前記デコード手段に入力される前に前記デコード手段のデコード処理が開始されてしまう場合、前記第1のフレームの伝送速度を速くする制御手段を具備してなることを特徴とする画像データ処理装置。

【請求項7】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームを、フレーム単位で順次デコード手段に供給してデコード処理を行なう画像データ処理装置において、

前記画像データストリーム中に時間的に不連続な接合部分があることにより、前記第1のフレームのデータが全て前記デコード手段に入力される前に前記デコード手段のデコード処理が開始されてしまう場合、前記第1のフレームの後に伝送される第2のフレームを間引き制御手段を具備してなることを特徴とする画像データ処理装置。

【請求項8】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームを、デコード手段に供給してデコード処理を行なう画像データ処理装置において、

前記第2のフレームを間引いて前記デコード手段に供給する際、前記デコード手段が受け付ける伝送タイミングとなるように、各フレームの伝送速度を制御する制御手段を具備してなることを特徴とする画像データ処理装置。

【請求項9】 自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームを、デコード手段に供給してデコード処理を行なう画像データ処理装置において、

前記画像データストリームを所定の第2のフレームを間引いて前記デコード手段に供給することで所定の倍速で伝送再生を行なう際、前記デコード手段が受け付ける伝送タイミングとなるように、前記第2のフレームから優先的に間引き制御手段を具備してなることを特徴とする画像データ処理装置。

【発明の詳細な説明】

【0001】 本発明は、例えば圧縮符号化されたビデオストリームの時間的に連続しない箇所同士を連結したり、再生スピードを変更するためにフレーム単位での編集を行なうための画像データ処理装置に関する。

【0002】

【従来の技術】 周知のように、テレビジョン放送、テレビジョン会議及びテレビジョン電話等のように、動画や音声等のデータを伝送するシステムや、動画や音声等のデータを磁気ディスク、光ディスク及び磁気テープ等の記録媒体に記録し、この記録媒体からデータを再生するシステム等においては、その伝送路や記録媒体を有効に利用するために、データの高速率符号化を行なうことにより、伝送効率や記録効率を高める手法が一般に用いられている。

【0003】 この種の高速率符号化を実現するための代表的な方式に、MPEG (Moving Picture Image Coding Experts Group) 2がある。このMPEG 2は、1 S

置は、自己のデータのみで画像をデコード処理可能な第1のフレームと、この第1のフレームを参照画像として画像をデコード処理可能な第2のフレームとを有する圧縮された画像データストリームを、デコード手段に供給してデコード処理を行なうものを対象としている。そして、画像デコード手段を所定の第2のフレームを間引いてデコード手段に供給することで所定の倍速数で倍速再生を行なう際、デコード手段が受け付ける伝送タイミングとなるように、第2のフレームから優先的に間引く制御手段を備えるようにしたものである。

【0031】上記のような構成によれば、圧縮された画像データストリームに対して、時間的に連続しない部分を接合する編集や、特殊再生等を行なった場合にも、そのデコード処理を可能とし画像の連続を防止することが可能となる。

【0032】

【発明の実施の形態】以下、この発明の第1の実施の形態について図面を参照して詳細に説明する。図1において、メモリ21には、図示しないチューナや復調回路等から得られる圧縮画像のストリームデータが記録されている。CPU22は、メモリ21からストリームデータを読み出し、STC (System Time Clock) カウンタ23の値を参照しながら、出力バッファ24を介して端子25にストリームデータ25にストリームデータ25を出力させている。なお、ストリームデータ25に付加されるPCRの値は、STCカウンタ23を参照して決定される。

【0033】この端子25を介して出力されるストリームデータは、TS処理回路26を介してPESデコード回路27に供給されることにより、圧縮画像がデコードされて元の画像データに復元され、出力端子28から取り出される。

【0034】また、CPU22では、ユーザからの編集指示により、メモリ21に蓄積されているストリームの時間的に連続しない2個所のデータを、繋ぎ合わせて出力するよう制御を行なっている。この制御について、図2(a)、(b)参照して説明する。

【0035】まず、図2(a)では、ユーザからの編集指示により第1フレームから再生を開始し、第7フレームから第18フレームをスキップする例を示している。すなわち、ストリーム中の第1フレームから第6フレームを読み出し、第7フレーム目以後はストリーム中の第9フレーム以後を出力している。そして、第19フレームを出力するときに、トランスポートストリーム中にタイムベースの不連続が生じる。

【0036】この場合、CPU22は、端子29を介して、PESデコード回路27に対して、その直後のBフレームのデータによる画像のデコードや表示を行なうように指示を与える。このようにすることで、正しくない参照画像を使ってデコードした画像の表示を避けることができる。

【0037】また、図2(b)では、ユーザからの編集指示により第1フレームから再生を開始し、第4フレームから第18フレームをスキップする例を示している。すなわち、ストリーム中の第1フレームから第3フレームを出力し、第4フレーム目以後はストリーム中の第9フレーム以後を出力している。そして、第19フレームを出力するときに、トランスポートストリーム中にタイムベースの不連続が生じる。

【0038】この場合も、CPU22が、端子29を介して、PESデコード回路27に対して、その直後のBフレームのデータによる画像のデコードや表示を行なわないように指示を与えることで、正しくない参照画像を使ってデコードした画像の表示を避けることができる。【0039】ところで、上記した第1の実施の形態の変形例として、トランスポートストリーム中にタイムベースの不連続が生じることを示すtbd (time base discontinuity) フラグをセットする方法がある。このtbdフラグは、MPEGの規定によりタイムベースの不連続が生じたことを示すために設けられているフラグである。

【0040】このtbdフラグがセットされている場合、端子25を介して出力されたストリームデータは、TS処理回路26に供給されてトランスポートストリームのデマルチプレックスが行われる際に、tbd検出回路30によりtbdフラグがセットされているかが検出される。

【0041】そして、tbd検出回路30は、tbdフラグが検出されると、PESデコード回路27に対して、その直後に伝送されるBフレームのデータによる画像のデコードや表示を行なわないように指示を与える。このようにすることで、正しくない参照画像を使ってデコードした画像の表示を避けることができる。

【0042】なお、タイムベースの不連続が生じた直後のBフレームのデータに代えて、ダミーデータ、スルデータまたは無効データ等をPESデコード回路27に与えるようにしても良いし、また全くデータを与えないようにしても良い。

【0043】図3は、上記した第1の実施の形態の他の変形例を示している。すなわち、CPU22は、メモリ21から第6フレームまでを読み出し、出力バッファ22に出力した後に、第19フレームを伝送し、第20、21フレームは伝送せずに、第22フレームから以後を伝送する。これにより、PESデコード回路27は、正しくデコードできないであろう第20、21フレームを受信しないため、デコードも表示もせず、破綻画像の表示を避けることができる。

【0044】PESデコード回路27では、第7、第8フレームでは、第6フレームの画像をそのまま表示することになるが、第6フレームでの2つのフィールドのうち1つのフィールドもしくは後に表示されるフィールド

【0051】このため、7番目のフレームである1フレームが、そのデコード開始タイミングに間に合うようにストリームを流すために、それまでのビットレートよりも高いビットレートで伝送する。このようにすることで、1フレームの画像が正常にデコード可能となる。

【0052】図7は、この第2の実施の形態の変形例を示している。これは、限られたビットレートでの伝送しかできない場合に有効な手段である。すなわち、図6における7番目のフレームである1フレームが、そのデコード開始タイミングに間に合うようにストリームを流すために、その直前の2つのBフレームの伝送を行わないようにしている。

【0053】そして、このようにすることによって、伝送開始の空き時間を利用して、1フレームの伝送を早め開始することにより、1フレームの画像が正常にデコード可能となる。なお、必要であれば、Bフレームの前のPフレームの伝送も行わないようにすることができ

【0054】図8は、上記第2の実施の形態の他の変形例を示している。これも、限られたビットレートでの伝送しかできない場合に有効な手段である。すなわち、図6における7番目のフレームである1フレームが、そのデコード開始タイミングに間に合うようにストリームを流すために、その直前のGOPに含まれるいくつかのBフレームの伝送を行わないようにしている。

【0055】そして、このようにすることによって、伝送開始の空き時間を利用して、1フレームの伝送を早め開始することにより、1フレームの画像が正常にデコード可能となる。この手法は、図7に示した手法に比べて、表示タイミングがなだらかになり、動きが自然になるという利点を備えている。

【0056】次に、図9は、この発明の第3の実施の形態を示しており、倍速再生時におけるビットレート及びタイミングの問題を解決することについて説明している。すなわち、3倍速再生時においては、1フレームのみの伝送を行なっている。

【0057】このとき、通常再生時のGOPの間隔が9フレーム毎であるとして、1フレームの伝送も9フレーム毎に行なうようにすると、9フレーム毎に、第1フレームの1、第28フレームの1、第55フレームの1をラダを用いて各フレーム毎にタイムベースの変更を行なう。また、タイムスタンプの修正を行なう。1、10、19、……と付加しても良い。タイムスタンプの修正を行なえば、タイムベースの不連続はなく、デコードでの再生クロックの変動を抑えることができる。

【0058】図10は、上記第3の実施の形態の変形例を示している。すなわち、3倍速再生時においては、BフレームまたはBフレームとPフレームとを間引いて伝送を行なっている。1フレームとPフレームとの伝送を

を、第7、第8フレームの各フィールドで表示することにより、第6フレームが動きの激しい画像であったとしても、ぶれた画像が表示されることを防ぐことができる。

【0045】図4は、上記した第1の実施の形態のさら

【0046】これにより、タイムベースの不連続がなく

【0047】図5は、上記した第1の実施の形態のさら

【0048】これにより、タイムベースの不連続がなく

【0049】以上に、時間的に不連続なストリームを接

【0050】図6は、この発明の第2の実施の形態を示

【0051】このため、7番目のフレームである1フレ

行なう場合はビットレートが1.8Mbit/sとなるが、第2フレームから第6フレームの伝送を行なわないことによりデータレートを低く抑えることができる。

【0059】例えば、1フレームは0.99Mbitである。これを6Mbit/sで伝送するためには、 $0.99\text{Mbit}/6\text{Mbps}=0.165\text{sec}$ の時間が必要である。これはフレーム数に換算すると、 $0.165/0.033=5$ フレームとなる。つまり、5フレームに1回以上の割合での1フレームの伝送はできないことになる。

【0060】そこで、元のストリームに1フレームが位置していたタイミングで、1フレームを伝送することとし、しかも5フレームに1回以下のレートで伝送することにする。このため、6フレームに1回の伝送を行なう。このときのビットレートは、 $0.99\text{Mbit}/(0.033 \times 6) = 5\text{Mbit/s}$ となり、6Mbit/sのレートより低いレートでの伝送が実現される。

【0061】なお、9倍速再生時でも、同様6フレーム毎の伝送を行なう。6Mbit/s以下の伝送を行なうためには、 $0.198\text{Mbit}/\text{フレーム}$ で伝送することが必要となる。この場合も、1フレームは0.99Mbit/フレームなので、6フレーム毎に伝送する。

【0062】次に、図11を用いてストリームの伝送タイミングの制御条件について説明する。すなわち、伝送しようとする平均ビットレートをRt、伝送する各フレームの占有するビット量をBn、各フレームの先頭の伝送開始タイミングをTs、各フレームのデコード開始タイミングをTdとすると、 $Rt(Td-Ts) \leq 1.8\text{Mbit} \dots (1)$
 $Ts + (Bn/Rt) \leq Td \dots (2)$ である。Ts+(Bn/Rt)は、そのフレームの伝送終了タイミングを示している。伝送終了タイミングをTeとすると、上記(2)式は、 $Te \leq Td \dots (3)$ のように書き直すことができる。

【0063】上記(1)式により伝送開始タイミングの最小値が決定され、上記(2)式によりその最大値が決定される。

【0064】まず、前記CPU22は、最初にSTCカウンタ23を設定する。この場合、メモリ21から読み出すストリームのタイムスタンプを参照して、それに近い値としても良い。CPU22は、早送りや遅延等の再生の条件に基づき、必要に応じてメモリ21から読み出したストリームに対して、デコードタイムスタンプ及び表示タイムスタンプの修正を行なう。

【0065】タイムスタンプの修正は、これまでに説明したように、連続したフレームの間には連続した値にし、フレームを間引いての伝送の場合にはその分のスキップしたタイムスタンプとする。そして、上記(1)、

(2) 式または(1)、(3)式の条件を満たすタイミングで、各フレームデータが出力バッファ24から出力されるように、出力バッファ24への書き込みが制御される。

【0066】また、上式のタイミングを満たさない場合には、GOPの最後のフレームまたはGOP中のBフレームから優先的に伝送の取り止めを行なうことにより、タイミング調整が行なわれる。

【0067】なお、この発明は上記した各実施の形態に限定されるものではなく、この外その他の要旨を逸脱しない範囲で種々変形して実施することができる。

【0068】

【発明の効果】以上詳述したようにこの発明によれば、圧縮された画像データストリームに対して、時間的に連続しない部分を接合する編集や、特殊再生等を行なった場合にも、そのデコード処理を可能とし画像の破綻を防止し得る極めて良好な画像データ処理装置を提供することができる。

【図面の簡単な説明】

【図1】この発明に係る画像データ処理装置の第1の実施の形態を説明するために示すブロック構成図。

【図2】同第1の実施の形態における動作を説明するために示す図。

【図3】同第1の実施の形態における他の変形例を説明するために示す図。

【図4】同第1の実施の形態におけるさらに他の変形例を説明するために示す図。

【図5】同第1の実施の形態におけるさらに別の変形例を説明するために示す図。

【図6】この発明の第2の実施の形態を説明するために示す図。

【図7】同第2の実施の形態における変形例を説明するために示す図。

【図8】同第2の実施の形態における他の変形例を説明するために示す図。

【図9】この発明の第3の実施の形態を説明するために示す図。

【図10】同第3の実施の形態における変形例を説明するために示す図。

【図11】ストリームの伝送タイミングの制御条件を説明するために示す図。

【図12】従来のデコードを説明するために示すブロック構成図。

【図13】圧縮画像データの伝送、デコード及び表示順序を説明するために示す図。

【図14】圧縮画像データの伝送及びデコードタイミングを説明するために示す図。

【図15】3倍速でのデータ再生を説明するために示す図。

【図16】9倍速でのデータ再生を説明するために示す

図。

【図17】ストリームの伝送タイミングの例を説明するために示す図。

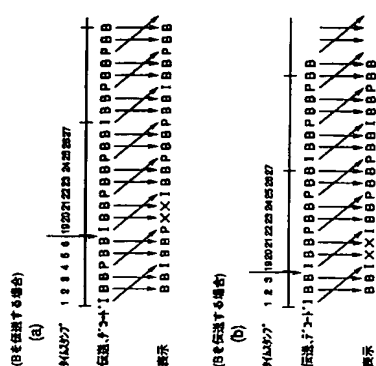
【図18】従来の問題を説明するために示す図。

【図19】従来の問題を説明するために示す図。

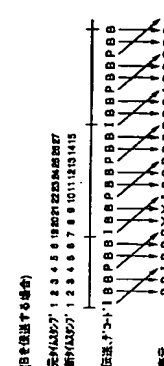
【符号の説明】

21...メモリ、22...CPU、23...STCカウンタ、24...出力バッファ、26...TS処理回路、27...PE Sデコード回路、30...tbd抽出回路。

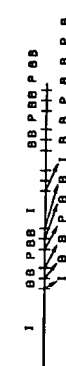
【図2】



【図4】



【図6】



【図8】



【図9】

